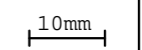
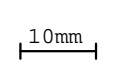
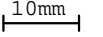



Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter	Datei: \$datei	
Datum: \$datum	Element: \$element	
Alle Rechte vorbehalten!	10mm	Blatt \$curpage \$totalp


Bartels AutoEngineer CAE	\$projekt
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element
Alle Rechte vorbehalten!	10mm Blatt \$curpgon \$lastpg


Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter	Datei: \$datei	
Datum: \$datum	Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curpgon \$lstpg

Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curp von \$lstpg


Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curpage von \$lstpg





Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curp von \$lstpg

Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curpyn \$lstpg

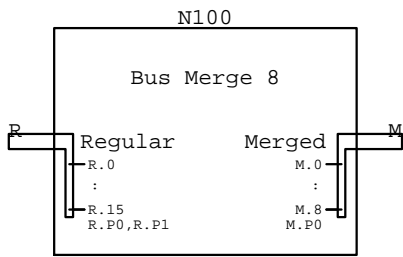
Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curp von \$lstpg

Bartels AutoEngineer CAE		\$projekt	
Bearbeiter: \$bearbeiter	Datum: \$datum	Datei: \$datei	Element: \$element
Alle Rechte vorbehalten!		<u>10mm</u>	Blatt \$curpgo \$lstpg

Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curp von \$lstpg

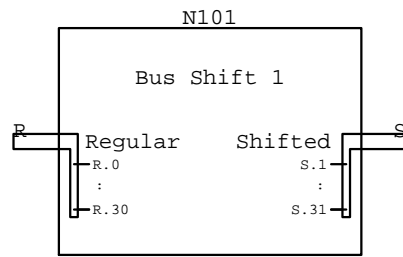
	0V			5V+
	5V-			7.5V+
	7.5V-			12V+
	12V-			15V+
	15V-			24V+
	24V-			AGND
	BUSTAP			BUSTAP2
	GND			GND A
	MINUS5V			MINUS7.5V
STDSYM / Labels 1+				

↓-12V	MINUS12V	↓-15V	MINUS15V
↑+5V	PLUS5V	↑+7.5V	PLUS7.5V
↑+12V	PLUS12V	↑+15V	PLUS15V
↑+24V	PLUS24V	PORT	PORT
—STANDARD	STANDARD	↓ ^{-5V} Vbb	VBB
↑ ^{Vcc} _{+5V}	VCC	↑ ^{Vdd} _{+12V}	VDD
↓ ^{-12V} Vee	VEE	↑ ^{Vff} _{+15V}	VFF
↓ ^{-15V} Vgg	VGG	0V Vss	VSS
STDSYM / Labels 2-			



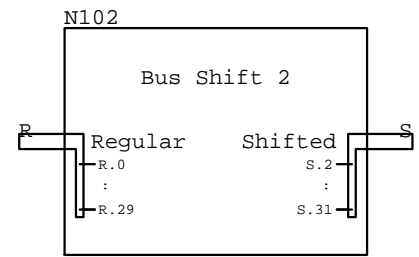
BUS_MERGE_8

N???



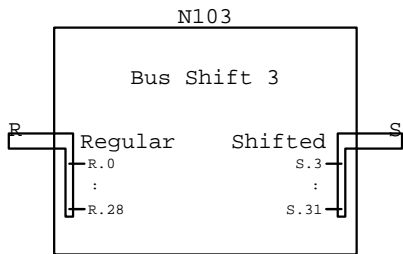
BUS_SHIFT_1

N???



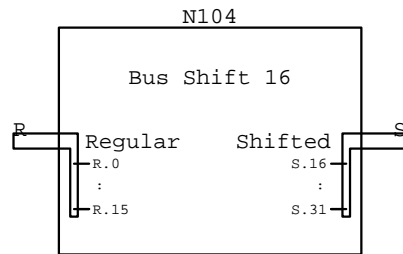
BUS_SHIFT_2

N???



BUS_SHIFT_3

N???



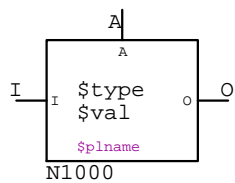
BUS_SHIFT_16

N???

Bartels AutoEngineer CAE		\$projekt	
Bearbeiter: \$bearbeiter	Datum: \$datum	Datei: \$datei	Element: \$element
Alle Rechte vorbehalten!		10mm	Blatt \$curp\$on \$lstpg

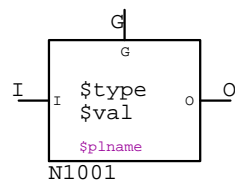
PLANHEAD

FRAME*



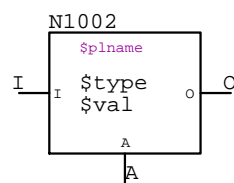
VR_NEG/ADJ

N????



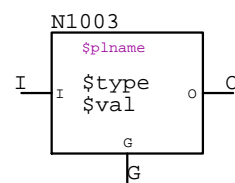
VR_NEG/FIX

N????



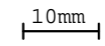
VR_POS/ADJ


N????



VR_POS/FIX

N????

Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curp von \$lstpg

Bartels AutoEngineer CAE	\$projekt	
Bearbeiter: \$bearbeiter Datum: \$datum	Datei: \$datei Element: \$element	
Alle Rechte vorbehalten!		Blatt \$curpage von \$lstpage